

*半導体ニュース No.1232A とさしかえてください。

LC7517-CMOS IC テープレコーダ用 7曲 飛越し選曲回路

LC7517 は テープレコーダに録音された音楽の中から前後 7 曲のうちの任意の希望曲までの間に飛越し頭出してくる CMOS IC である。

用途 ・ラジオカセット、カセットデッキ、カーステレオの自動飛越し選曲用。

- 特長
- ・プリアンプ部、曲間検出部と 7 曲飛越し選曲ロジック部が内蔵されている。
 - ・曲間検出時間と有曲検出時間がそれぞれ外付け CR によって独立して設定でき曲間部のパルスノイズや有曲部の音切れに対し安定に動作する。
 - ・飛越し曲数のプログラム方式はアップダウン両方向のシリアルセット(エンドレス)である。
 - ・プログラム曲数の表示は LED 7 個の直接ドライブで行なえる。
 - ・飛越し選曲終了時および電源投入時は無プログラム状態となる。また外付け回路により自動 1 曲プログラムも可能(応用回路例 3, 4 参照)。
 - ・入力感度は -52 dBm (typ $f=10\text{kHz}$) である。
 - ・動作電源電圧が広く ($V_{DD}=5.0\sim 11.0\text{V}$) 消費電流が少ない ($I_{DD}\leq 2.5\text{mA}$)。

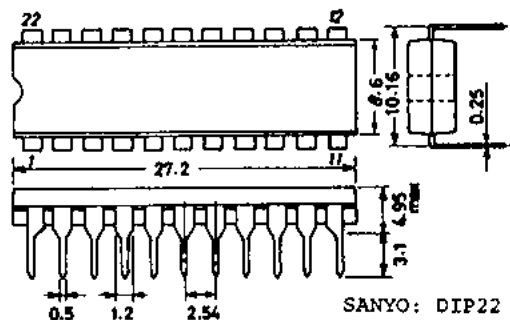
絶対最大定格 / $T_a=25^\circ\text{C}, V_{SS}=0\text{V}$	端子名	端子番号	条件	unit	
最大電源電圧	$V_{DD \text{ max}}$	V_{DD}	9	$V_{SS}-0.3\sim V_{SS}+12$	V
基準電圧	V_{ref}	V_{ref}	8	$V_{ref}\leq V_{DD}$ $V_{SS}-0.3\sim V_{SS}+11$	V
入力電圧	V_{IN}	CYP, SIG, UP, DOWN, INH	2, 3, 20 21, 22	$V_{SS}-0.3\sim V_{DD}+0.3$	V
出力電圧	V_{OUT}	AOUT, R1, CL, OSC, CR2, Po, CR3, D1~D7	1, 4, 5, 6, 7, 18, 19 17~11	出力トランジスタ off $V_{SS}-0.3\sim V_{DD}+0.3$	V
出力電流	I_{OUT}	D1~D7	17~11	30	mA
許容消費電力	$P_{D \text{ max}}$		$T_a\leq 75^\circ\text{C}$	300	mW
動作周囲温度	T_{opg}			$-30\sim +75$	$^\circ\text{C}$
保存周囲温度	T_{stg}			$-40\sim +125$	$^\circ\text{C}$

この資料の応用回路および回路定数は一例を示すもので、量産セットとしての設計を保証するものではありません。

またこの資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたっては 3 番の工業所有権その他の権利の実施に対する保証を行なうものではありません。

The application circuit diagrams and circuit constants herein are included as an example and provide no guarantee for designing equipment to be mass-produced. The information herein is believed to be accurate and reliable. However, no responsibility is assumed by SANYO for its use, nor for any infringements of patents or other rights of third parties which may result from its use.

外形図 3010A-D22IC
(unit: mm)



SANYO: DIP22

*これらの仕様は、改良などのため変更することがあります。

許容動作範囲 / $T_a = 25^\circ\text{C}, V_{SS} = 0\text{V}$

	端子名	端子番号	条件	min	typ	max	unit
電源電圧	V_{DD}	V_{DD}	9	5		11	V
基準電圧	V_{ref}	V_{ref}	8	$V_{ref} \leq V_{DD}$		11	V
入力「H」レベル電圧	V_{IH}	CR3, UP, DOWN, INH	19, 20 21, 22	$0.8V_{DD}$		V_{DD}	V
入力「L」レベル電圧	V_{IL}	UP, DOWN, INH	20, 21, 22	V_{SS}		$0.2V_{DD}$	V
外付けコンデンサ	$C_{EXT}(1)$	C1	5	☒1参照	1.0	2.2	μF
"	$C_{EXT}(2)$	CR2, CR3	7, 19	"	1.0	10	μF
"	$C_{EXT}(3)$	OSC	6	"	0.01	2.2	μF
"	$C_{EXT}(4)$	CNP	2	"	0.47	1.0	μF
"	$C_{EXT}(5)$	AOUT-CNP	1, 2	"	33	39	pF
"	$C_{EXT}(6)$	AOUT	1	"	470	1000	pF
"	$C_{EXT}(7)$	SIG	3	"	0.1	2.2	μF
外付け抵抗	$R_{EXT}(1)$	R1	4	"	0	100	k Ω
"	$R_{EXT}(2)$	CR2	7	"	0.68	100	k Ω
"	$R_{EXT}(3)$	CR3	19	"	1	100	k Ω
"	$R_{EXT}(4)$	OSC	6	"	0.68	100	k Ω
"	$R_{EXT}(5)$	C1	5	"	0.68	1	k Ω
"	$R_{EXT}(6)$	AOUT-CNP	1, 2	"	180	240	k Ω
"	$R_{EXT}(7)$	CNP	2	"	0.51	1	k Ω

電気的特性 / $T_a = 25^\circ\text{C}, V_{SS} = 0\text{V}, V_{DD} = V_{ref} = 5 \sim 9\text{V}$

	端子名	端子番号	条件	min	typ	max	unit	
入力スレッシュホールド電圧	V_t	SIG	3	GAIN, 48dB, $V_{DD} = 5\text{V}, f = 10\text{kHz}$	-55 (-1.38)	-52 (-1.95)	-49 (-2.75)	dBm (mV)
出力「H」レベル電圧	V_{OH}	Po, CR3	18, 19	$I_{OH} = -10\text{mA}$	$V_{DD} 2.5$	V_{DD}	V	
出力「L」レベル電圧	$V_{OL}(1)$	$\bar{D}1 \sim \bar{D}7$	17~13	$I_{OL} = 25\text{mA}$	V_{SS}	$V_{SS} + 1.9$	V	
	$V_{OL}(2)$	Po	18	$I_{OL} = 10\text{mA}$	V_{SS}	$V_{SS} + 2.5$	V	
出力オフリーク電流	$I_{OFF}(1)$	R1, OSC, CR3	4, 6, 19	$V_{OUT} = V_{SS}$	-5	0	μA	
	$I_{OFF}(2)$	C1, CR2	5, 7	$V_{OUT} = V_{DD}$	0	5	μA	
	$I_{OFF}(3)$	$\bar{D}1 \sim \bar{D}7$	5~13	$V_{OUT} = V_{DD}$	0	5	μA	
出力 on 抵抗	$R_{ON}(1)$	C1, CR2	5~7	$V_{DD} = 5\text{V},$ $V_{OUT} = V_{DD}$	0	300	Ω	
	$R_{ON}(2)$	R1	4	$V_{DD} = 5\text{V}$ $V_{OUT} = V_{SS}$	0	1	k Ω	
入力インピーダンス	Z_{IN}	SIG	3	CNP : AC接地, $f = 10\text{kHz}$	100	170	260	k Ω
入力「H」レベル電流	$I_{IH}(1)$	SIG	3	$V_{ref} = V_{DD} = 5\text{V}$ $V_{IN} = V_{DD}$	11.5	19.5	32.5	μA
	$I_{IH}(2)$	UP, DOWN	20, 21	$V_{DD} = 5\text{V}$ $V_{IN} = V_{DD}$	10	50	100	μA
入力「L」レベル電流	$I_{IL}(1)$	SIG	3	$V_{ref} = V_{DD} = 5\text{V}$ $V_{IN} = V_{SS}$	-16	-9.5	-5	μA
入力リーク電流	$I_{IH}(2)$	\bar{INH}	22	$V_{IN} = V_{SS}$	-5	0	μA	
	$I_{IH}(3)$	\bar{INH}	22	$V_{IN} = V_{DD}$	0	5	μA	

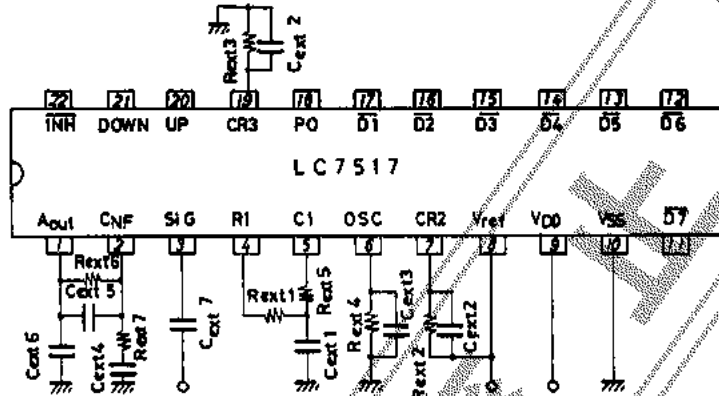
次ページに続く.

前ページから続く。
電源電流

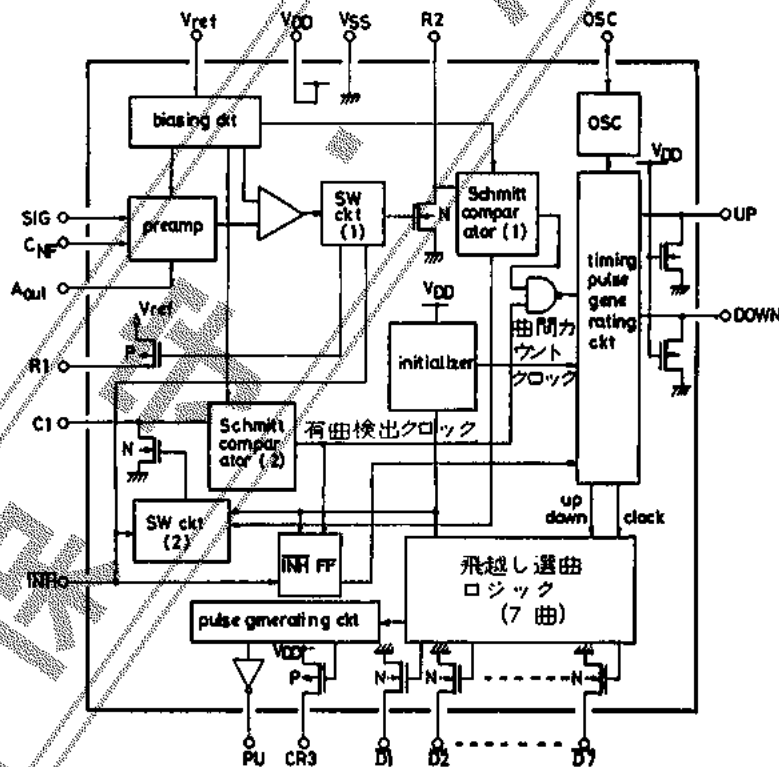
端子名	端子番号	条件	min	typ	max	unit
I_{ref}	V_{ref}	8 CR3, OSC = V_{DD} , C _{NF} , INH = V_{SS} , 他はオープン	0		3	mA
I_{DD}	V_{DD}	9 CR3, OSC, V_{ref} = V_{DD} , C _{NF} , INH = V_{SS} , 他はオープン	0		2.5	mA

注) 電流方向 + (無負号) : デバイスに流れ込む方向
- : デバイスから流れ出す方向

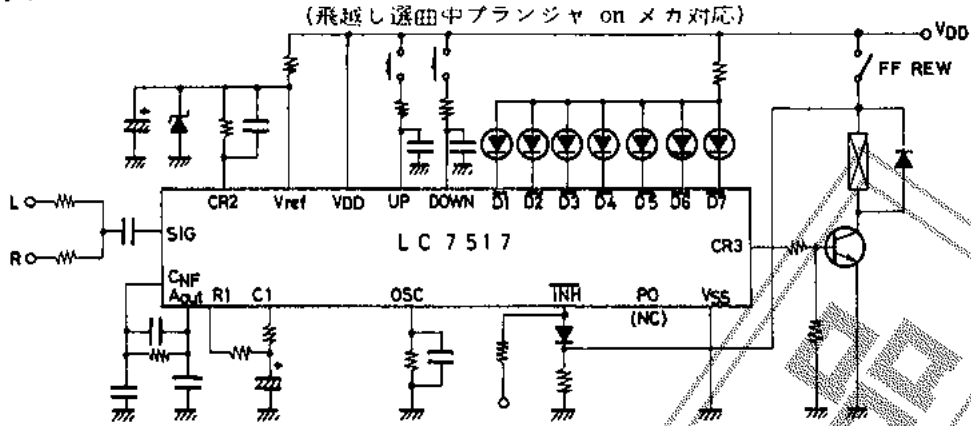
ピン配置図 および 測定回路 (図 1)



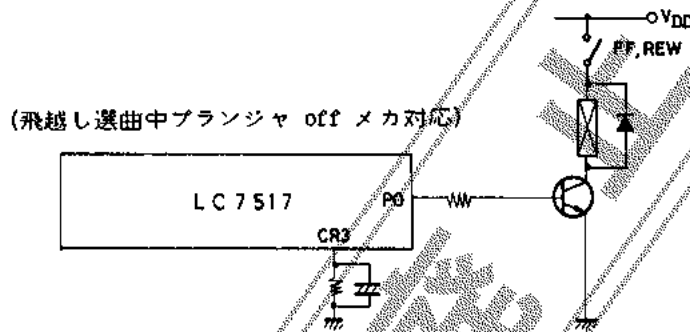
等価回路ブロック図



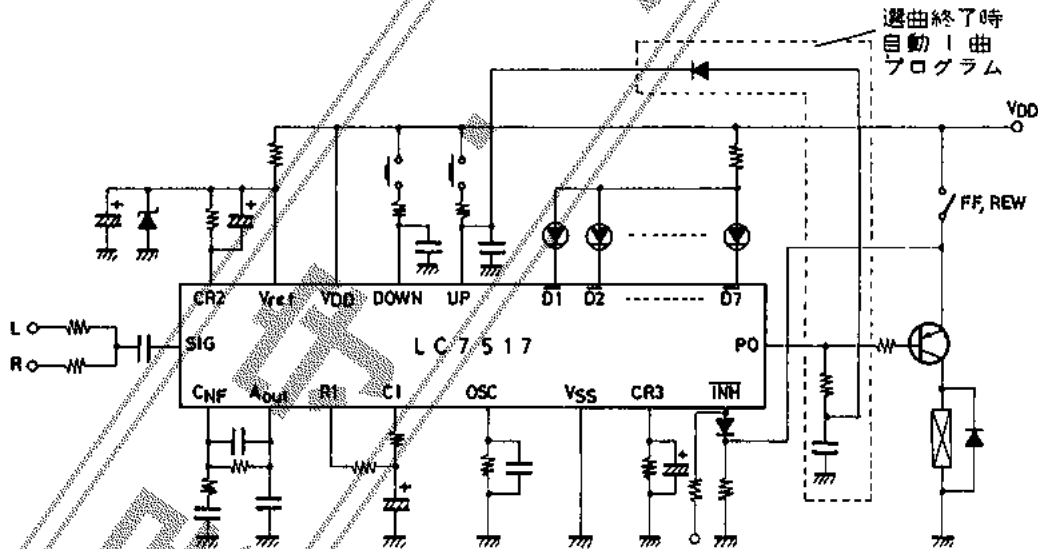
■ 応用回路例 1



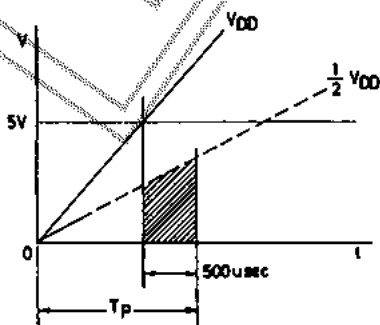
■ 応用回路例 2



■ 応用回路例 3 : 電源投入時 および 選曲終了時 自動 1 曲 プログラム (選曲中ブランジャ on メカ対応)



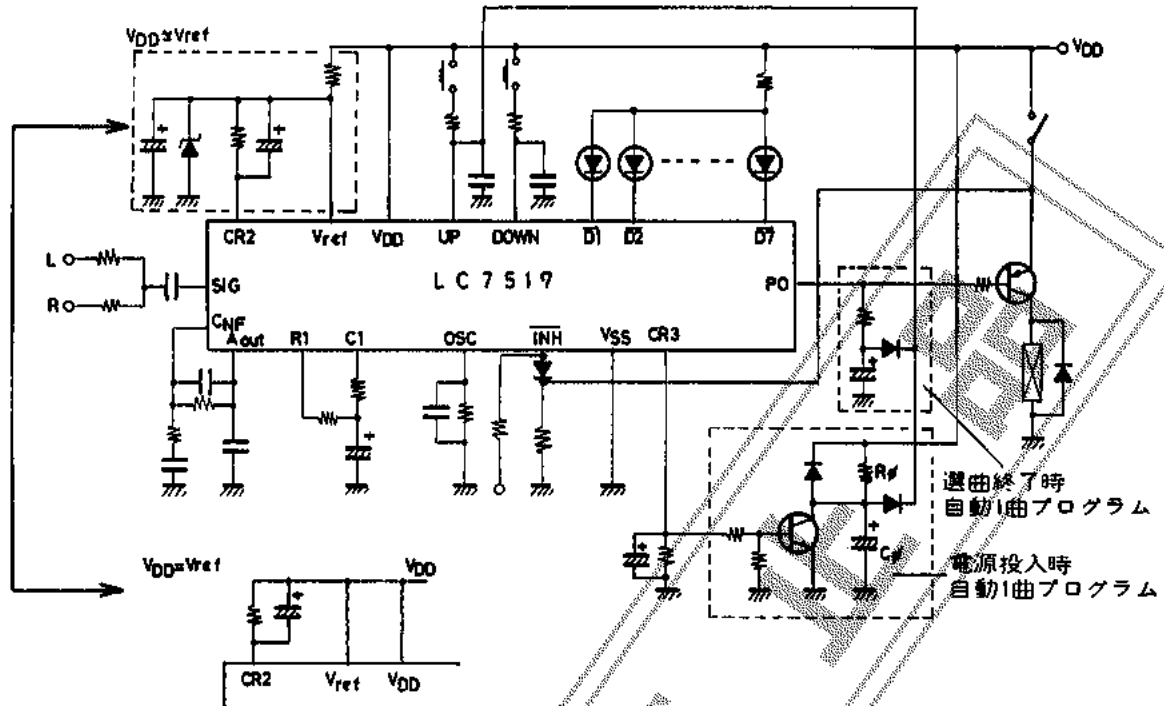
電源投入時の 1 曲 プログラムは V_{ref} の立ち上がりにより下記の制約が必要である。
 V_{ref} は電源投入後 V_{DD} が 5 V に到達する時間 + 500 μ sec の間 $1/2 V_{DD}$ 以下であること。



- ・Tp の期間 V_{ref} のレベルが $1/2 V_{DD}$ 以下であること。
- ・左図の斜線の三角形内に入っていること。

※ V_{DD} と V_{ref} の立ち上がり時の状態が $V_{DD} \approx V_{ref}$ または $V_{DD} = V_{ref}$ の場合は次に示す。

■ 応用回路例 4：電源投入時 および 選曲終了時 自動 1 曲 プログラム (選曲中ブランジャ on メカ対応)



(注) V_{DD} の立ち上がり時間が $R_1 \cdot C_1$ の時定数より充分短いこと。

動作説明

1) 電源投入

電源投入時の初期設定は内蔵イニシャル回路により自動的に行なわれ \overline{INH} P・F がセットされまたタイミング発生回路、飛越し選曲ロジック部が初期設定される。

2) 選曲動作の開始

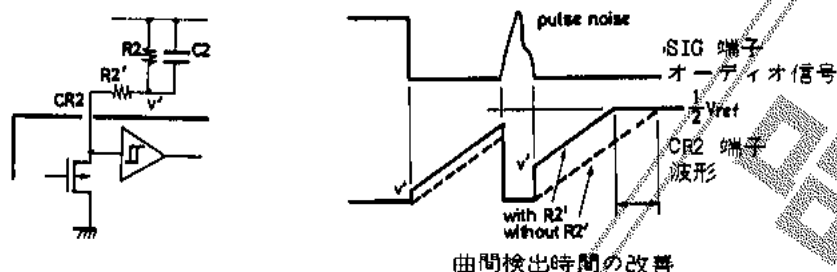
選曲動作は通電時に \overline{INH} 端子を「L」レベルから「H」レベルにすることにより開始する。曲間検出部は ① 曲間より選曲動作を開始した場合 この部分を曲間として検出させないために また ② 曲の頭(有曲部分)から \overline{INH} 選曲動作を開始した時 この直後の曲間を検出させないために 次のような動作を行なう。まず上記 ① の場合で動作が開始されても C_1 はディスチャージされ \overline{INH} P・F はセットされている。従って ① の場合はこの後オーディオ信号が SIG 端子に入力され R_1 端子の P チャネルトランジスタが on 状態となり外付け抵抗 R_1 を通じて C_1 にチャージアップされる。そしてチャージアップ電圧が C_1 端子のシュミットコンパレータの判定レベルを越えるとシュミットコンパレータの出力(有曲検出クロック)が「H」レベルとなり \overline{INH} P・F がリセットされ 3) 項の曲間検出動作が開始される(タイムチャート ① 期間参照)。

② の場合は曲の頭(有曲部分)から開始するため C_1 は直ちにチャージアップされる。しかし C_1 のチャージアップ電圧が C_1 , R_1 の時定数の期間でシュミットコンパレータの判定レベルに達する前に次の曲間となり C_1 が C_1 端子の内蔵 N チャネルトランジスタによりディスチャージされる。このため \overline{INH} P・F はリセットされずこの後は ① と同じ動作によって 3) 項の曲間検出動作に入る。メカ連動スイッチでインヒビット状態の解除を行なう場合 スwitch のオン、オフ信号と \overline{INH} 端子入力信号間に遅延を必要とすることがあるが \overline{INH} 端子にシュミットインバータが内蔵されているため 外付け積分回路によって簡単に遅延をつけることができる。

3) 曲間検出動作

SIG 端子からオーディオ信号が入力されると CR2 端子の N チャネルトランジスタがオン状態になり「L」レベルとなる。外付けコンデンサ C_2 はチャージアップされる。テープが曲間部となりオーディオ信号がなくなると CR2 端子の N チャネルトランジスタはオフ状態になる。外付け抵抗 R_2 によるコンデンサ C_2 のディスチャージが開始される。CR2 端子電圧が上昇し内蔵シュミットコンパレータの判定レベルを越えるとシュミットコンパレータ出力(曲間検出クロック)は「H」レベルから「L」レベルに変化して曲間のカウントが行なわれる(タイムチャート ① → ② 参照)。

応用上の注意としては 曲間検出動作中にパルスノイズがあった場合 CR2 端子の N チャネルトランジスタがオン状態になり 外付けコンデンサが瞬時にして充電され 再度設定された時間の放電時間が必要となり 曲間検出動作が不完全になることが考えられる。これをさけたい場合には 下図のように CR2 端子と 外付け C2, R2 の間に抵抗 R'2 を挿入することにより 曲間検出時間の改善を図ることができる。



また 曲間検出時間 t は 下式で算出される。

$$t = C_2 R_2 \ln \left(\frac{1}{1 - \frac{1/2 V_{ref} \pm 250 \text{ mV}}{V_{ref}}} \right)$$

±250mV は シュミットコンパレータ オフセット

$$t (\text{typ}) = C_2 R_2 \ln 2 = 0.693 C_2 R_2$$

C2 : 外付けコンデンサ容量値 (F)

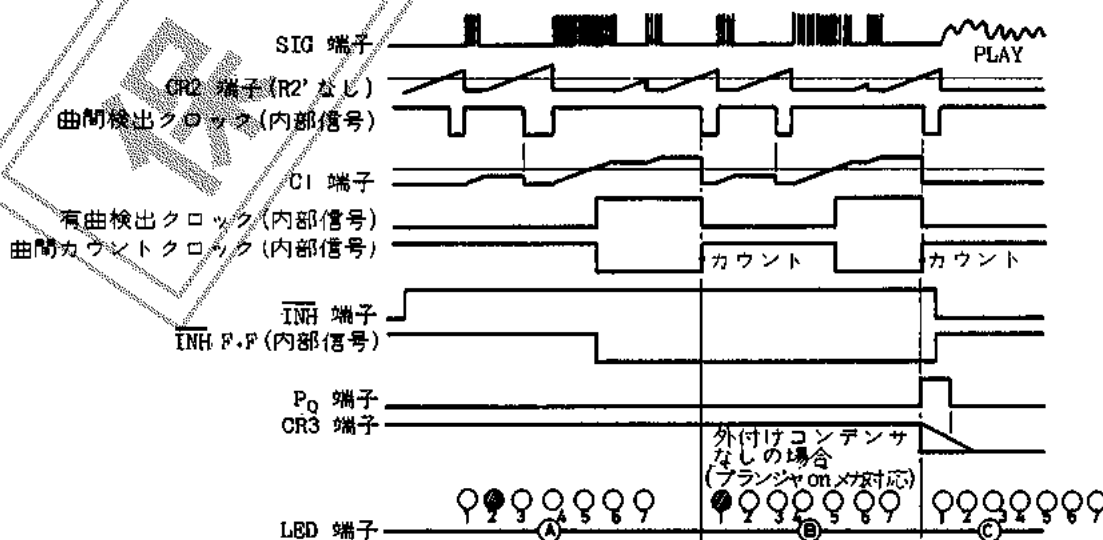
シュミットコンパレータ オフセットなしの場合

R2 : 外付け抵抗値 (Ω)

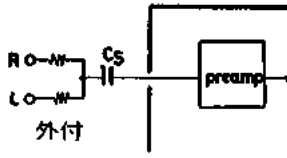
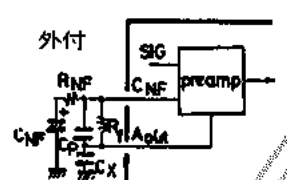
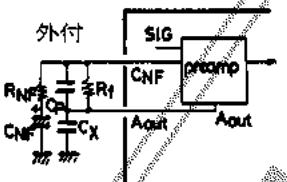
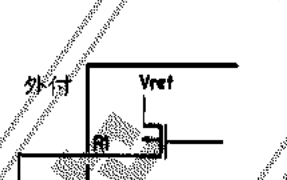
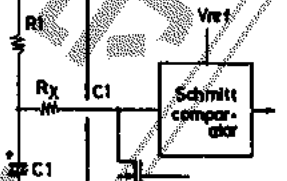
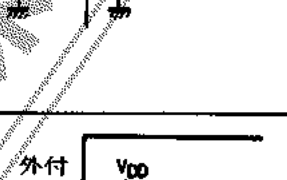
4) 有曲検出動作

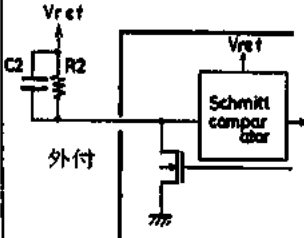
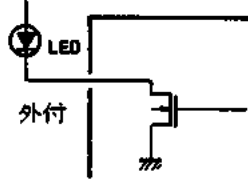
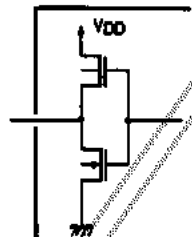

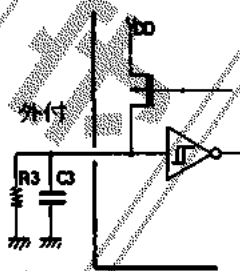
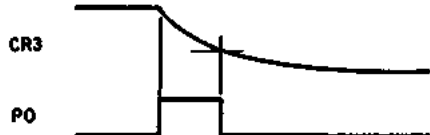
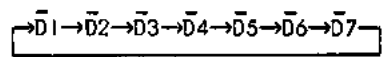
曲間の検出が行なわれると C1 端子の外付けコンデンサは 次の有曲検出動作に備え ディスチャージされ C1 端子シュミットコンパレータ出力 (有曲検出クロック) は 「L」 レベルとなる。曲間カウントクロックは 有曲検出クロック および 曲間検出クロックとの NAND 出力であり また 曲間のカウントは 曲間カウントクロックの 「L」 → 「H」 変化時のみ行なわれる。従って 有曲検出クロックが 「L」 レベルとなると 曲間検出クロックの状態に無関係に 曲間カウントクロックは 「H」 レベル状態になり 曲間カウント動作は行なわれなくなる。この状態は C1, R1 で決定される期間有曲状態が続き C1 がチャージアップされ 有曲検出クロックが 「H」 レベルとなるまで続く。曲間検出クロックが 「H」 レベルで 有曲検出クロックが 「H」 レベルになると 曲間カウントクロックは 「L」 レベルになり 曲間カウント待機状態になる。次の曲間検出でカウント動作が行なわれる。以上の結果 C1, R1 で決定される時間内のパルスノイズは有曲状態とみなされず ノイズに続く曲間はカウントされない (パルスノイズ除去動作タイムチャート ⑤ 期間参照)。C1 のディスチャージは 曲間検出ごとに行なわれるので パルスノイズの幅が C2, R2 で決定される曲間検出時間より短ければ パルスノイズが何回あっても C1 がチャージアップされることはなく 曲とみなさない。

曲間カウント動作 タイミングチャート



端子の説明

端子名	端子番号	入出力の形式	端子の説明
V _{DD} V _{SS}	9 10		<ul style="list-style-type: none"> 電源印加端子 : $V_{SS}=0V, V_{DD}=5.0\sim 11.0V$
V _{ref}	8		<ul style="list-style-type: none"> IC 内部のコンパレータ、シュミットコンパレータの判定レベルの決定 および プリアンプのバイアス電圧の供給を行なう。 R1 端子 P チャネルオープンドレイントランジスタのソース電源である。 飛越し選周動作に精度が要求される場合には IC 外部にて ツェナーダイオード等で この端子の電圧を安定化する。
SIG	3		<ul style="list-style-type: none"> 曲間検出用オーディオ信号入力端子。 プリアンプ(入力インピーダンス 150 kΩ typ)が内蔵されており 入力感度は -52 dBm typ である。 端子オープン状態で $3/8 V_{ref}$ typ にバイアスされており コンデンサカップリングで使用する。
C _{NP}	2		<ul style="list-style-type: none"> プリアンプのゲイン設定用端子で GND 間に C, R を接続して AC アンプとして使用する。なお使用するコンデンサはリーク電流の少ない物がよい。 端子オープン状態で $3/8 V_{ref}$ typ にバイアスされている。
A _{OUT}	1		<ul style="list-style-type: none"> プリアンプのゲイン設定用端子で C_{NP} との間に抵抗とコンデンサを接続する。 プリアンプの高域の減衰量を設定する端子で GND との間にコンデンサを接続して行なう。
R1	4		<ul style="list-style-type: none"> 有曲期間検出積分回路を形成する外付け抵抗接続。 この端子と C1 間に高抵抗を接続することにより有曲時 抵抗を介して C1 にチャージされる。 (注) 大入力と小入力時では 有曲検出期間が異なる。 P チャネル オープンドレイン。
C1	5		<ul style="list-style-type: none"> 有曲検出積分回路を形成する。外付けコンデンサを接続する端子である。 シュミットコンパレータが内蔵されており 端子電圧が $1/2 V_{ref}$ を越えた時 有曲検出動作が行なわれる。 曲間が検出されるたびに コンデンサはディスチャージされるので 有曲検出積分動作は 繰り返し行なわれ 曲間のパルスノイズが除去される。 ラッチアップ防止のため RX を推奨。
OSC	6		<ul style="list-style-type: none"> 内部ロジックを動作させるのに必要な発振器用外付け CR の接続端子である。 発振は 曲間カウント時 および プログラム変更時のみ行なわれ それ以外は停止している。 プログラムスイッチ(アップ または ダウン)オン後からプログラム変更までの応答時間は 発振周期 (T_{osc}) の 3 倍 (3×T_{osc}) である。

端子名	端子番号	入出力の形式	端子の説明
OSC	6	前ページ参照	<ul style="list-style-type: none"> CR 時定数を大きくすることにより プログラム SW のチャタリング除去の効果がある。
CR2	7		<ul style="list-style-type: none"> 曲間検出時間を設定する外付け CR 用端子である。 シュミットコンパレータを内蔵し 端子電圧が 1/2 Vref より高くなると 曲間検出動作が行なわれる。 曲間検出時間 (t) は 下式で 算出される。 $t \text{ (typ)} = 0.693C2R2$ C2: 外付けコンデンサ (F) R2: 外付け抵抗値 (Ω)
$\bar{D}1$ $\bar{D}2$ $\bar{D}3$ $\bar{D}4$ $\bar{D}5$ $\bar{D}6$ $\bar{D}7$	17 16 15 14 13 12 11		<ul style="list-style-type: none"> プログラム曲数表示 LED ドライバ出力端子である。 N チャンネル オープンドレイン出力。
Po	18		<ul style="list-style-type: none"> コンプレメンタリ出力。 飛越し選曲終了後 ポジティブパルスが出力される。そのパルス幅は CR3 端子外付け CR の時定数によって決定される。  <p>パルス幅: CR3 端子の CR で決定</p>
CR3	19		<ul style="list-style-type: none"> P_o 端子の出力パルス幅を決定する外付け CR 用端子である。 シュミット型インバータを内蔵した入出力端子。 P チャンネル オープンドレイン出力。 
UP	20	次ページ参照	<ul style="list-style-type: none"> アップ方向の曲数プログラム設定入力端子。  <p>(エンドレス設定)</p>

端子名	端子番号	入出力の形式	端子の説明
UP	20		<ul style="list-style-type: none"> ・内部にプルダウン抵抗と シュミットインバータを内蔵しているため 外付け抵抗とコンデンサを付加するだけで チャタリングを除去できる。 ・入力の立上りで 内部ロジックは動作する。
DOWN	21		<ul style="list-style-type: none"> ・ダウン方向の曲数プログラム設定入力端子。 <div style="text-align: center;"> <p>(エンドレス設定)</p> </div> <ul style="list-style-type: none"> ・その他はアップ入力と同じ。
$\overline{\text{INH}}$	22		<ul style="list-style-type: none"> ・曲間検出部、有曲検出部の動作をインヒビットするための端子。 ・入力の「L」レベルで インヒビット状態となる。 ・通常は飛越し選曲中のみインヒビットを解除して使用する。 ・インヒビット中でも曲数プログラムは 自由に行なわれる。 ・シュミット型インバータ内蔵の入力端子(ただし プルダウン抵抗は内蔵されていない)。